

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-241977

(43)Date of publication of application : 17.09.1996

(51)Int.Cl.

H01L 27/148
H01L 21/306

(21)Application number : 07-044175

(71)Applicant : HAMAMATSU PHOTONICS KK

(22)Date of filing : 03.03.1995

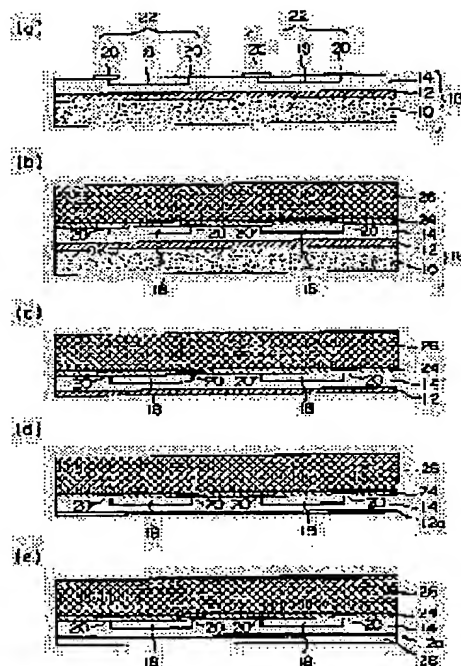
(72)Inventor : MURAMATSU MASAHARU

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To obtain a semiconductor device whose quality and yield are enhanced by a method wherein, when the rear of an epitaxial wafer for a back irradiation-type CCD is made thin, the generation of an etching speckle due to a chemical etching operation is prevented and a back accumulation operation is performed effectively and stably.

CONSTITUTION: A P+ type silicon layer 12 and a P-type silicon layer 14 are epitaxially grown continuously on a P+ type silicon substrate 10, and a PP+/P+ double epitaxial wafer 16 is formed. A charge transfer device 22 is formed on the surface of the P-type silicon layer 14, the P+ type silicon substrate 10 and the P+ type silicon layer 12 are removed partly by a mechanical etching operation, and the P+ type silicon layer 14 is removed partly by a hydrofluoric acid, nitric acid and acetic acid-based chemical etching operation. Thereby, the P+ type silicon layer 12 which is left to be a prescribed thickness is changed into a P+ type accumulation layer 12a.



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



4/10

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-241977

(43) 公開日 平成8年(1996)9月17日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/148			H 0 1 L 27/14	B
21/306			21/306	A

審査請求 未請求 請求項の数 3 O L (全 9 頁)

(21) 出願番号 特願平7-44175

(22) 出願日 平成7年(1995)3月3日

(71) 出願人 000236436

浜松ホトニクス株式会社

静岡県浜松市市野町1126番地の1

(72) 発明者 村松 雅治

静岡県浜松市市野町1126番地の1 浜松ホ

トニクス株式会社内

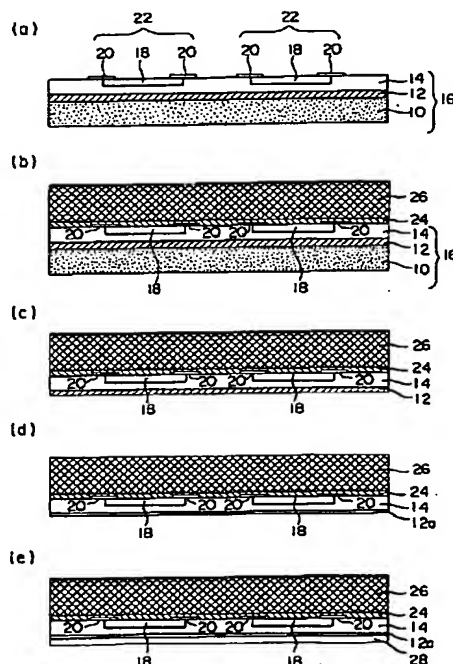
(74) 代理人 弁理士 長谷川 芳樹 (外3名)

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 裏面照射型CCDのエピタキシャルウエハ裏面の薄形化を行う際に、ケミカルエッチングによるエッチング斑の発生を防止すると共に、効果的で安定した裏面アキュムレーションを行い、品質及び歩留まりの向上を実現できる半導体装置の製造方法を提供することを目的とする。

【構成】 P⁺型シリコン基板10上にP⁺型シリコン層12、P型シリコン層14を連続的にエピタキシャル成長させてPP⁺/P⁺ダブル・エピタキシャルウエハ16を形成し、P型シリコン層14表面に電荷転送素子22を形成した後、メカニカルエッチングによりP⁺型シリコン基板10及びP⁺型シリコン層12の一部を除去し、更に弗酸-硝酸-酢酸系のケミカルエッチングにより、P⁺型シリコン層12の一部を除去し、所定の厚さに残存させたP⁺型シリコン層12をP⁺型アキュムレーション層12aとする。



FP04-0065
-00W0-HP
04.8.03
SEARCH REPORT

【特許請求の範囲】

【請求項1】 半導体基板上に、第1導電型の高濃度不純物エピタキシャル層を成長させ、続いて、前記高濃度不純物エピタキシャル層上に、第1導電型の低濃度不純物エピタキシャル層を成長させる第1の工程と、前記低濃度不純物エピタキシャル層表面に、電荷転送素子を形成する第2の工程と、前記半導体基板及び前記高濃度不純物エピタキシャル層の一部をエッチング除去して、残存する前記高濃度不純物エピタキシャル層をアキュムレーション層とする第3の工程と、前記アキュムレーション層の露出面上に、反射防止膜を形成する第4の工程と、を備えることを特徴とする半導体装置の製造方法。

【請求項2】 前記第3の工程は、前記半導体基板の裏面から前記半導体基板及び前記高濃度不純物エピタキシャル層の一部をメカニカルエッチングした後、露出した前記高濃度不純物エピタキシャル層をケミカルエッチングして、残存する前記高濃度不純物エピタキシャル層をアキュムレーション層とする工程である、ことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記第3の工程におけるケミカルエッチングは、エッチャントとして酸を用いる酸エッチングである、ことを特徴とする請求項2記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の製造方法に係り、特に紫外線、電子線、放射線、又は荷電粒子線などの吸収係数が極めて大きいエネルギー線の照射やゲート酸化膜に悪影響を及ぼすエネルギー線の照射に対して有効な、裏面照射型の電荷転送型半導体装置の製造方法に関するものである。

【0002】

【従来の技術】 電荷転送型半導体装置(CCD)を用いた実用的なCCD撮像デバイスでは、フレーム転送(FT)、フル・フレーム転送(FFT)、インターライン転送(IT)構成の三つの方式が代表的である。このうち計測用としては主にフル・フレーム転送方式が用いられる。

【0003】 このフルフレーム転送方式は、蓄積部がなく受光部の面積が大きくとれるという特長があるため、光の利用率がよく、従って計測用など微弱光の用途に広く用いられている。その反面、入射光が転送電極で吸収されるため、吸収係数が大きい入力、例えば波長が短い青色の光に対する感度低下が著しいという欠点がある。そしてその受光部は、通常、ポリシリコン電極が隙間なく表面を覆い、それぞれの電極の分離のために厚さ数ミクロンにも及ぶPSG(リンガラス)膜が重ねられた構造となっており、特にポリシリコン電極は400nm以

下の波長の光や低エネルギーの電子線などを吸収してしまうため、光電変換に寄与することができないという問題があった。

【0004】 この問題を解決するものとして、基板裏面を薄形化して、光を裏面から照射する構造にした裏面照射型CCDがある。この裏面入射型CCDについて、図3を用いて説明する。図3は、裏面入射型CCDの要部の断面図である。

【0005】 図3に示すように、P型シリコンウエハ40表面に電荷転送領域42が形成され、この電荷転送領域42上にはゲート酸化膜44を介して複数のポリシリコン転送電極46が配置され、これらポリシリコン転送電極46は、クロックパルス $\phi_1 \sim \phi_5$ を供給するクロックパルス電極群48に接続している。こうしてP型シリコンウエハ40表面に電荷転送素子50が形成されている。また、P型シリコンウエハ40裏面上にはシリコン酸化膜52が形成されているが、電荷転送領域42に対応する部分、即ち図中に矢印で示すエネルギー線(h ν)が入射する部分のP型シリコンウエハ40裏面は薄形化されている。

【0006】 ここで、裏面入射型CCDにおける裏面薄形化の必要性について説明する。

【0007】 前述のように、裏面照射型CCDは、電荷転送素子50が形成されているP型シリコンウエハ40の裏面が光の入射面となる。通常の表面照射型のCCDの場合、シリコンウエハの厚さは400~600 μ mである。例えば吸収係数が大きいエネルギー線の代表例として、例えば波長200~300nmの光(紫外線)を照射した場合、このような短波長光は、その殆どが表面から僅かに入ったところ、具体的には表面から0.01 μ mの深さのところで吸収されてしまう。

【0008】 このため、数百 μ mの厚さがある通常の表面照射型のCCDをそのまま裏面照射型として使用しても、裏面からの光照射によって裏面近傍に発生した光電子は、シリコンウエハ表面にある電荷転送素子のポテンシャル井戸にまで効率よく拡散していくことができず、殆ど途中で再結合して消失してしまう。また、そのうちのいくらかは運良くポテンシャル井戸まで到達できたとしても、長い道程を拡散している間に信号同士が混じり合い、いわゆる解像度を著しく低下させることになる。

【0009】 従って、裏面照射型CCDでは、受光面である裏面を研磨やエッチングによって薄くし、裏面近傍に発生した電子が最短距離でシリコンウエハ表面のポテンシャル井戸に到達できるようにしなくてはならない。上記図3に示す代表的な裏面入射型CCDの受光部分におけるP型シリコンウエハ40の厚さは、15~20 μ mである。

【0010】 このように、裏面照射型CCDは、表面をポリシリコン電極やPSG膜等によって隙間無く覆われているため、表面へ照射する短波長光は、ポリシリコン

電極やPSG膜等の障害物に吸収されてしまい、検出が難しいが、裏面にはこのような障害物はないため、裏面への照射に対しては、短波長光等の吸収係数が大きいエネルギー線であっても、高感度な検出を期待することができる。一般に、裏面入射型CCDは200nm程度の短波長光まで感度があり、軟X線ダイレクト検出装置や電子衝撃型CCD撮像デバイスにも応用されている。この電子衝撃型CCD撮像デバイスは、電子衝撃により生じる信号電荷の増倍作用を利用できるため、高感度撮像デバイスとして期待される。

【0011】次に、裏面入射型CCDの製造プロセスの代表例を、図4及び図5を用いて説明する。ここで、図1及び図2は従来の裏面入射型CCDの製造方法を示す工程図である。なお、このプロセスは、R.Winzenread, et al., Improved Uniformity in Thinned Scientific CCDs"Proc. of SPIE, Vol. 1161 (1989)、及びR.Winzenread, et al., Flat, Thinned Scientific CCDs"Proc. of SPIE, Vol. 2198 (1994)を参照したものであり、上記図3に示す裏面入射型CCDとは裏面の構造が少し異なっている。

【0012】まず、サブストレイトとして、CZ (チョクラルスキー) 法によって結晶成長した比抵抗0.01Ω-cm、厚さ500μmのP⁺型シリコン基板60を用意する。そしてこのP⁺型シリコン基板60上に、比抵抗30Ω-cm、厚さ20μmのP型シリコン層62をエピタキシャル成長させる。こうして、P⁺型シリコン基板60上にP型シリコン層62を積層したP/P⁺エピタキシャルウエハ64を形成する。

【0013】次いで、P/P⁺エピタキシャルウエハ64のP型シリコン層62表面に電荷転送領域66を形成し、この電荷転送領域66上にゲート酸化膜(図示せず)を介してポリシリコン転送電極(図示せず)を形成し、これらのポリシリコン転送電極を接続するアルミニウム配線層68を形成する。こうして、P型シリコン層62表面に電荷転送素子70を形成し、いわゆる表面プロセスを終了する(図4(a)参照)。

【0014】次いで、電荷転送素子70を形成したP型シリコン層62上面を、接着剤72を用いてホルダ74に張り付ける(図4(b)参照)。

【0015】次いで、電荷転送素子70を形成したP/P⁺エピタキシャルウエハ64の裏面を薄形化する。まず、P⁺型シリコン基板60裏面に対してグラインダを用いた研磨などのメカニカルエッチングを行い、P⁺型シリコン基板60を残り厚が10μm程度になるまで除去する。このとき、ケミカルエッチングを用いることも考えられるが、ケミカルエッチングではどうしても欠陥部分におけるエッチング速度が速くなり、エッチング面に斑や曇りを生じ易い。このため、バルク中に多くの結晶欠陥が誘起されているP⁺型シリコン基板60のエッチングには、メカニカルエッチングを採用することが好ましい(図4(c)参照)。

【0016】続いて、残り厚10μm程度のP⁺型シリコン基板60を、弗酸(HF)-硝酸(HNO₃)-酢酸(CH₃COOH)系のエッチャントを使用してケミカルエッチングする。所定の混合比の弗酸-硝酸-酢酸系のエッチャントを使用すると、P⁺型シリコン基板60のエッチングは数μm/分の速度で進行するが、不純物濃度の低いP型シリコン層62はエッチングされないため、このエッチングはP⁺型シリコン基板60とP型シリコン層62との境界面で自動的にストップする。即ち、P/P⁺エピタキシャルウエハ64のエピタキシャル層/バルク界面がケミカルエッチングのエッチングストップパとして働く。従って、P/P⁺エピタキシャルウエハ64裏面のP⁺型シリコン基板60は除去され、残存するP型シリコン層62の厚さはエピタキシャル成長させた際の20μmの厚さにコントロールされることになる。こうして、電荷転送素子70を形成したP/P⁺エピタキシャルウエハ64の薄形化を行うことができる(図4(d)参照)。

【0017】次いで、水蒸気中において、温度120℃、48時間の条件で酸化を行い、露出したP型シリコン層62裏面にシリコン酸化膜76を成長させる。このシリコン酸化膜76は、エネルギー線がUV光である場合に反射防止膜として機能するものである(図4(e)参照)。

【0018】次いで、P型シリコン層62裏面のシリコン酸化膜76に、図中に矢印で示すようなUV照射を行い、シリコン酸化膜76中に負電荷e⁻を引き起こし、シリコン酸化膜76を負に帯電する。これはUVフラッドによる裏面アキュムレーションと呼ばれるものである(図4(f)参照)。

【0019】次いで、シリコン酸化膜76及びP型シリコン層62を選択的にエッチングして、アルミニウム配線層68の一部を露出させ、ボンディングパッド68aとする(図5(a)参照)。

次いで、ダイシングを行い、個々のチップ78に分割する(図5(b)参照)。続いて、このチップ78をセラミックパッケージ80内に実装した後、ワイヤ・ボンディングを行い、チップ78のボンディングパッド68aとセラミックパッケージ80のボンディングパッド82とをワイヤ84で接続する。こうして、裏面入射型CCDの組み立てを完了する(図5(c)参照)。

【0020】ここで、裏面アキュムレーションの必要性について、図6を用いて説明する。図6は、裏面入射型CCDのP型シリコン層62の裏面からその表面に至るまでの断面のポテンシャルプロファイルを示す図である。なお、図中の●は信号電荷である電子を示し、縦軸の下向きに電子のポテンシャルをとっている。

【0021】図6に示すように、P型シリコン層62表面の電荷転送領域66上に、ゲート酸化膜86を介してポリシリコン転送電極88が配置され、このポリシリコ

5

ン転送電極88直下の電荷転送領域66には、ポリシリコン転送電極88に印加される電圧に応じてポテンシャル井戸90が形成されている。また、P型シリコン層62裏面上には、入射光に対する反射防止膜としてのシリコン酸化膜76が形成されている。

【0022】上記図4(f)に示したように、シリコン酸化膜76にUV光を照射して負電荷を引き起こし、シリコン酸化膜76を負に帯電するという、UVフラッドによる裏面アキュムレーションを行った。しかし、こ
10 うした裏面アキュムレーションがなされていない場合、シリコン酸化膜76には酸化膜電荷や界面準位が必ず存在し、これらはいずれもP型シリコン層62の界面近傍を空乏化させるように働くため、P型シリコン層62中のポテンシャルプロファイルでみれば、図6中の一点鎖線で示すように、裏面のシリコン酸化膜76に近付くにつれて電子に対するポテンシャルが下向きに曲がる。このため、裏面入射によってP型シリコン層62裏面から浅いところに生じた光電子はP型シリコン層62表面のポテンシャル井戸90に向かうことができず、却
20 ってP型シリコン層62とシリコン酸化膜76との界面に押しやられ、再結合により消滅することになる。

【0023】従って、前述のUVフラッドによる裏面アキュムレーションを行い、シリコン酸化膜76を負に帯電させることにより、P型シリコン層62のシリコン酸化膜76との界面に近付くにつれて上向きに曲がるポ
テンシャルのスロープを設け、図6中の実線で示すようなポテンシャルプロファイルにする。これにより、P型シリコン層62裏面から浅いところに生じた光電子もP
型シリコン層62表面のポテンシャル井戸90に効率よく到達することができる。

【0024】なお、UVフラッドによる裏面アキュムレーションの他、P型シリコン層62裏面にイオン注入法を用いて例えばボロン原子を打ち込み、P⁺型高濃度不純物領域を形成することによっても、裏面アキュム
レーションを達成することができる。

【0025】

【発明が解決しようとする課題】上記従来の裏面照射型CCDの製造方法において、サブストレイトとしてCZ法によって結晶成長したP⁺型シリコン基板60を用
40 い、このP⁺型シリコン基板60上にP型シリコン層62をエピタキシャル成長させた後、このP/P⁺エピタキシャルウエハ64のP型シリコン層62表面に電荷転送素子70を形成しているが、その理由について述べる。

【0026】CZ法による結晶成長は、石英(SiO₂)のルツボ内に溶融させたシリコンからの引き上げによって行われるため、成長した単結晶シリコン中には、ルツボから溶け出した酸素が高濃度(〜1×10¹⁸
cm⁻³)に含有されている。そして結晶中に酸素が高濃度
50 に含有されていることにより、FZ法に比較して堅い

6

結晶ができ、熱処理にも強いという特長を有する。更に、裏面照射型CCDの製造方法において重要なことは、CZ法によって結晶成長したP⁺型シリコン基板60をサブストレイトとして用いることにより、いわゆる
インターナルゲッタ作用が期待できることである。

【0027】即ち、裏面照射型CCDの製造プロセスにおける熱処理により、CZ法によって結晶成長したP⁺型シリコン基板60に多数含有される酸素を核として、
積層欠陥、転位、ビットなどの結晶欠陥が形成される。他方、このP⁺型シリコン基板60上にエピタキシャル
成長させたP型シリコン層62は酸素を高濃度には含有しないため、このような結晶欠陥は生じない。

【0028】この様子を、模式的に図7に示す。この図7において、P⁺型シリコン基板60のバルク中に析出した酸素が核になった結晶欠陥92を×印で表す。また、
こうした結晶欠陥の1つであるスワール94を、模式的に図8に示す。このスワール94は渦巻き状に現れる微小欠陥であり、例えば弗酸：硝酸：酢酸＝1：3：12のエッチャントを用いてP⁺型シリコン基板60を
DASHエッチングすると、その表面に目視観察され、酸素濃度が異なった領域が同心円状の輪になって肉眼で
観察される。

【0029】こうして、P⁺型シリコン基板60のバルクは結晶欠陥のシンクとして作用し、P型シリコン層62はデニュードゾーンとして作用する。従って、P⁺
型シリコン基板60上にP型シリコン層62が積層されたP/P⁺エピタキシャルウエハ64のP型シリコン層62表面に電荷転送素子70を形成することにより、
裏面照射型CCDを高歩留まりで製造することができる。

【0030】しかしながら、P⁺型シリコン基板60上にP型シリコン層62をエピタキシャル成長させる際、そのエピタキシャル成長の特に初期段階においては、P⁺
型シリコン基板60表面に前述した積層欠陥や転位があると、それら結晶欠陥もエピタキシャル成長と共にP型シリコン層62内に成長していく。更に、P⁺型シリ
コン基板60表面の、除去しきれなかった自然酸化膜やその他の汚染物質等の影響により、P/P⁺エピタキシャルウエハ64のエピタキシャル層/バルク界面には、
他よりも高密度な結晶欠陥層が発生すると考えられる。こうした界面欠陥96を、図7中に○印で表す。

【0031】従って、上記従来の裏面照射型CCDの製造方法の上記図4(d)に示す工程においては、弗酸－硝酸－酢酸系のエッチャントによりP⁺型シリコン基板60をエッチングする際、P/P⁺エピタキシャルウエハ64のエピタキシャル層/バルク界面をケミカルエ
ッチングのエッチングストップとして働かせているが、前述のように、このP/P⁺エピタキシャルウエハ64のエピタキシャル層/バルク界面は界面欠陥96が高密度
に存在する高密度欠陥層となっているため、ケミカルエ

ッティングのエッチングストップパとして働かないばかりか、欠陥部分のエッチング速度が通常のシリコンのエッチング速度と異なるため、エッチングむらを生じ、エッチング面が荒れたり、曇ったりすることになった。

【0032】また、上記従来の裏面照射型CCDの製造方法においては、UVフラッドによる裏面アキュムレーションを行っているが、この方法による裏面アキュムレーションは効果の持続性に問題がある。更に、イオン注入法を用いたP⁺型高濃度不純物領域の形成による裏面アキュムレーションの場合、アモルファス状となったイオン注入層の再結晶化とイオン注入したボロン原子の活性化を行うために、通常、600℃付近と1000℃付近のいわゆる2ステップアニールを行う必要があるが、既にアルミニウム配線層68を形成しているため、このような高温のアニールを行うことができず、アニール不足によるリーク電流の発生を招くという問題がある。

【0033】このように、上記従来の裏面照射型CCDの製造方法においては、P/P⁺エピタキシャルウエハ64のエピタキシャル層/バルク界面の高密度欠陥層をエッチングストップ面としたため、P⁺型シリコン基板60のケミカルエッチングのエッチングストップを意図したように行うことができず、電荷転送素子70を形成するP型シリコン層62の厚さにばらつきを生じ、歩留まりの低下を招くという問題が生じた。また、エッチングむらによるエッチング面の荒れや曇り等のエッチング斑を生じ、裏面照射型CCDを用いたCCD撮像デバイスにおける画像上の感度むら等の画像欠陥を引き起こすという問題が生じた。更に、効果的で安定した裏面アキュムレーションが行われず、感度の劣化を招くという問題が生じた。

【0034】そこで本発明は、上記の事情を鑑みてなされたものであり、裏面照射型CCDの製造に用いるエピタキシャルウエハの裏面の薄形化を行う際に、ケミカルエッチングによるエッチング斑の発生を防止すると共に、効果的で安定した裏面アキュムレーションを行い、品質及び歩留まりの向上を実現することができる半導体装置の製造方法を提供することを目的とする。

【0035】

【課題を解決するための手段】本発明の半導体装置の製造方法は、(a)半導体基板上に、第1導電型の高濃度不純物エピタキシャル層を成長させ、続いて、この高濃度不純物エピタキシャル層上に、第1導電型の低濃度不純物エピタキシャル層を成長させる第1の工程と、

(b)低濃度不純物エピタキシャル層表面に、電荷転送素子を形成する第2の工程と、(c)半導体基板及び半導体基板上の高濃度不純物エピタキシャル層の一部をエッチング除去して、残存する高濃度不純物エピタキシャル層をアキュムレーション層とする第3の工程と、

(d)前記アキュムレーション層の露出面上に、反射

防止膜を形成する第4の工程とを備えることを特徴とする。

【0036】また、前記第3の工程は、半導体基板の裏面から半導体基板及び高濃度不純物エピタキシャル層の一部をメカニカルエッチングした後、露出した高濃度不純物エピタキシャル層をケミカルエッチングして、残存する高濃度不純物エピタキシャル層をアキュムレーション層とする工程であることを特徴とする。

【0037】また、前記第3の工程におけるケミカルエッチングは、エッチャントとして酸を用いる酸エッチングであることが好ましい。

【0038】

【作用】本発明の半導体装置の製造方法によれば、半導体基板上に、第1導電型の高濃度不純物エピタキシャル層、第1導電型の低濃度不純物エピタキシャル層を順に成長させ、この低濃度不純物エピタキシャル層表面に電荷転送素子を形成した後、半導体基板及び高濃度不純物エピタキシャル層の一部をエッチング除去して、残存する高濃度不純物エピタキシャル層をアキュムレーション層とする。従って、従来のようにUVフラッドによる裏面アキュムレーションやイオン注入法を用いた高濃度不純物領域の形成による裏面アキュムレーションを行う工程を別に設ける必要がなくなると共に、アキュムレーション層として要求される不純物濃度が高精度にコントロールされる。これにより、工程を省略化し、歩留まりを向上することができると共に、エネルギー線の照射に対する感度を効果的かつ安定的に向上することができる。

【0039】また、本発明の半導体装置の製造方法によれば、半導体基板及び高濃度不純物エピタキシャル層の一部のエッチング除去は、半導体基板の裏面から半導体基板及び高濃度不純物エピタキシャル層の一部をメカニカルエッチングした後、露出した高濃度不純物エピタキシャル層をケミカルエッチングすることにより行う。従って、半導体基板と高濃度不純物エピタキシャル層とのエピタキシャル層/バルク界面における高密度欠陥層はメカニカルエッチングによって除去し、メカニカルエッチングによって生じた高濃度不純物エピタキシャル層の露出面の表面破砕層はケミカルエッチングによって除去するため、アキュムレーション層となる高濃度不純物エピタキシャル層の残存する厚さを高精度にコントロールすることができ、しかもエッチング面の荒れや曇り等が生ずることもなくなる。これにより、エネルギー線の照射に対する感度を向上し、品質及び歩留まりを向上することができる。

【0040】

【実施例】以下、本発明に係る半導体装置の製造方法の実施例について図を用いて説明する。

【0041】図1及び図2は、本発明の実施例に係る裏面入射型CCDの製造方法を示す工程図である。

【0042】 先ず、サブストレイトとして、例えば比抵抗 $0.01 \Omega \cdot \text{cm}$ 、厚さ $500 \mu\text{m}$ の P^+ 型シリコン基板10を用意する。そしてこの P^+ 型シリコン基板10上に、例えば比抵抗 $0.01 \Omega \cdot \text{cm}$ 、厚さ $20 \mu\text{m}$ の高不純物濃度の P^+ 型シリコン層12をエピタキシャル成長させる。続いて、この P^+ 型シリコン層12上に、例えば比抵抗 $30 \Omega \cdot \text{cm}$ 、厚さ $20 \mu\text{m}$ の低不純物濃度の P 型シリコン層14を連続的にエピタキシャル成長させる。こうして、 P^+ 型シリコン基板10上に P^+ 型シリコン層12及び P 型シリコン層14を順に積層した PP^+/P^+ ダブル・エピタキシャルウエハ16を形成する。

【0043】 なお、このとき、 P^+ 型シリコン基板10は、CZ法によって結晶成長したものを、インターナル・ゲッタ (IG) 作用が期待できるように含有酸素が高濃度にコントロールされている。従って、プロセス中の熱処理によって多数の結晶欠陥が誘起されるが、こうした結晶欠陥のシンクとなり、後の工程において電荷転送素子を形成する P 型シリコン層14表面付近には結晶欠陥が生じない。また、 P^+ 型シリコン基板10と P^+ 型シリコン層12との界面には高密度の界面欠陥が誘起されるが、 P^+ 型シリコン層12と P 型シリコン層14との界面には界面欠陥は殆ど生じない。 P^+ 型シリコン層12と P 型シリコン層14との界面は、連続エピタキシャル成長を行ったエピタキシャル成長層内であるためである。

【0044】 次いで、 PP^+/P^+ ダブル・エピタキシャルウエハ16の P 型シリコン層14表面に電荷転送領域18を形成し、この電荷転送領域18上にゲート酸化膜 (図示せず) を介してポリシリコン転送電極 (図示せず) を形成し、これらのポリシリコン転送電極を接続するアルミニウム配線層20を形成する。こうして、 P 型シリコン層14表面に電荷転送素子22を形成し、いわゆる表面プロセスを終了する (図1 (a) 参照)。

【0045】 次いで、電荷転送素子22を形成した P 型シリコン層14上面を、接着剤24を用いてホルダ26に張り付ける (図1 (b) 参照)。

【0046】 次いで、電荷転送素子22を形成した PP^+/P^+ ダブル・エピタキシャルウエハ16の裏面を薄形化する。先ず、 P^+ 型シリコン基板10裏面に対してグラインダを用いた研磨などのメカニカルエッチングを行い、 P^+ 型シリコン基板10を除去した後、更に P^+ 型シリコン層12を残り厚が $10 \mu\text{m}$ 程度になるまで除去する。このとき、 P^+ 型シリコン基板10のバルク内及び P^+ 型シリコン基板10と P^+ 型シリコン層12との界面には多くの結晶欠陥が誘起されているが、メカニカルエッチングによる薄形化であるため、面荒れや曇り等は生じない (図1 (c) 参照)。

【0047】 続いて、残り厚 $10 \mu\text{m}$ 程度の P^+ 型シリコン層12を、弗酸-硝酸-酢酸系のエッチャントを使

用してケミカルエッチングする。例えば、弗酸：硝酸：酢酸 = 1 : 3 : 8 のエッチャントを使用すると、 P^+ 型シリコン層12のエッチングは $1 \mu\text{m}/\text{分}$ の速度で進行するが、 $0.048 \Omega \cdot \text{cm}$ 以上の抵抗の P^+ 層及び P 層14は全くエッチングされない。従って、このケミカルエッチングにより、メカニカルエッチングによって生じた P^+ 型シリコン層12露出面の表面破砕層を取り除き、所定の不純物濃度の P^+ 型シリコン層12が残存するようにコントロールすることができる。しかも、このとき、 P^+ 型シリコン層12には結晶欠陥がないため、面荒れや曇り等が生ずることもない。

【0048】 こうして、メカニカルエッチングとケミカルエッチングとを組み合わせ、表面に電荷転送素子22を形成した PP^+/P^+ ダブル・エピタキシャルウエハ16裏面の薄形化を行うと共に、所定の不純物濃度の P^+ 型シリコン層12を P^+ 型アキュムレーション層12aとする (図1 (d) 参照)。

【0049】 次いで、水蒸気中において、温度 120°C 、48時間の条件で酸化を行い、 P^+ 型アキュムレーション層12a裏面にシリコン酸化膜28を成長させる。このシリコン酸化膜28は、エネルギー線がUV光である場合に反射防止膜として機能するものである (図1 (e) 参照)。

【0050】 次いで、シリコン酸化膜28、 P^+ 型アキュムレーション層12a、及び P 型シリコン層14を選択的にエッチングして、アルミニウム配線層20の一部を露出させ、ボンディングパッド20aとする (図2 (a) 参照)。

次いで、ダイシングを行い、個々のチップ30に分割する (図2 (b) 参照)。続いて、このチップ30をセラミックパッケージ32内に実装した後、ワイヤ・ボンディングを行い、チップ30のボンディングパッド20aとセラミックパッケージ32のボンディングパッド34とをワイヤ36で接続する。こうして、裏面入射型CCDの組み立てを完了する (図2 (c) 参照)。

【0051】 このように本実施例に係る裏面入射型CCDの製造方法によれば、サブストレイトとしての P^+ 型シリコン基板10上に P^+ 型シリコン層12及び P 型シリコン層14を順にエピタキシャル成長させて PP^+/P^+ ダブル・エピタキシャルウエハ16を形成し、この PP^+/P^+ ダブル・エピタキシャルウエハ16の P 型シリコン層14表面に電荷転送素子22を形成した後、 PP^+/P^+ ダブル・エピタキシャルウエハ16裏面の P^+ 型シリコン基板10及び P^+ 型シリコン層12の一部をエッチング除去して、残存する P^+ 型シリコン層12をアキュムレーション層12aとする。このため、従来のようにUVフラッドによる裏面アキュムレーションやイオン注入法を用いた高濃度不純物領域の形成による裏面アキュムレーションを行う工程を別に設ける必要がなくなり、工程を省略化することができる。ま

た、エピタキシャル成長させるP⁺型シリコン層12は所望の不純物濃度にコントロールすることが容易であるため、アキュムレーション層12aとして要求される不純物濃度を容易かつ高精度にコントロールすることができる。

【0052】また、PP⁺/P⁺ダブル・エピタキシャルウエハ16裏面の薄形化は、研磨などのメカニカルエッチングによりP⁺型シリコン基板10及びP⁺型シリコン層12の一部の除去した後、露出したP⁺型シリコン層12をケミカルエッチングすることにより行う。このため、PP⁺/P⁺ダブル・エピタキシャルウエハ16のP⁺型シリコン層12とP⁺型シリコン基板10とのエピタキシャル層/バルク界面における高密度欠陥層はメカニカルエッチングによって除去され、メカニカルエッチングによって生じたP⁺型シリコン層12露出面の表面破砕層はケミカルエッチングによって除去され、また、P⁺型シリコン層12の残存する厚さをケミカルエッチングによって高精度にコントロールされるため、アキュムレーション層12aとして要求される厚さを容易かつ高精度にコントロールすることができる。しかも、エッチング面の荒れや曇り等のエッチング斑の発生を防止することができる。

【0053】従って、裏面照射型CCDの製造プロセスにおける品質及び歩留まりを向上し、エネルギー線の照射に対する感度を従来より効果的かつ安定的に向上することができる。これにより、裏面照射型CCDを用いたCCD撮像デバイスにおける画像上の感度むら等の画像欠陥の発生を防止することができ、品質及び特性の向上を実現することができる。

【0054】なお、本発明は、上記実施例に限定されるものではなく、様々な変形が可能である。例えば、上記実施例においてはP型の導電型半導体を使用した、この代わりに、N型の導電型半導体を使用してもよい。

【0055】また、上記実施例においては、サブストレイトとしてのP⁺型シリコン基板10上にP⁺型シリコン層12及びP型シリコン層14を連続的にエピタキシャル成長させてPP⁺/P⁺ダブル・エピタキシャルウエハ16を形成し、このPP⁺/P⁺ダブル・エピタキシャルウエハ16のP型シリコン層14表面に電荷転送素子22を形成しているが、この代わりに、サブストレイトとしてのP⁺⁺型シリコン基板上にP⁺⁺型シリコン層、P⁺型シリコン層、及びP型シリコン層を連続的にエピタキシャル成長させたPP⁺ P⁺⁺/P⁺⁺トリプル・エピタキシャルウエハを形成し、このPP⁺ P⁺⁺/P⁺⁺トリプル・エピタキシャルウエハのP型シリコン層表面に電荷転送素子を形成してもよい。

【0056】そしてこのPP⁺ P⁺⁺/P⁺⁺トリプル・エピタキシャルウエハ裏面の薄形化は、P⁺⁺型シリコン基板及びP⁺⁺型シリコン層の一部のメカニカルエッチングと、残存するP⁺⁺型シリコン層のケミカルエッチングと

によって行うが、このケミカルエッチングに使用する弗酸-硝酸-酢酸系のエッチャントの混合比をP⁺⁺型シリコン層及びP⁺型シリコン層の不純物濃度に基づいて調整し、P⁺⁺型シリコン層とP⁺型シリコン層との不純物濃度の差を利用してP⁺⁺型シリコン層とP⁺型シリコン層との界面がケミカルエッチングのエッチングストップとして働くようにする。こうして、ケミカルエッチングはP⁺⁺型シリコン層とP⁺型シリコン層との境界面で自動的にストップし、P⁺型シリコン層をP⁺型アキュムレーション層とする。

【0057】この場合、P⁺型シリコン層の残存する厚さ、即ちアキュムレーション層の厚さは、上記実施例の場合よりもいっそう容易かつ高精度にコントロールすることができるため、更なる品質及び歩留まりの向上を期待することができる。

【0058】

【発明の効果】以上詳細に説明したように、本発明の半導体装置の製造方法によれば、半導体基板上に、第1導電型の高濃度不純物エピタキシャル層、第1導電型の低濃度不純物エピタキシャル層を順に成長させ、この低濃度不純物エピタキシャル層表面に電荷転送素子を形成した後、半導体基板及び高濃度不純物エピタキシャル層の一部をエッチング除去して、残存する高濃度不純物エピタキシャル層をアキュムレーション層とするため、従来のように裏面アキュムレーションを行う工程を別に設ける必要がなくなって工程を省略化することができると共に、アキュムレーション層として要求される不純物濃度を高精度にコントロールすることができる。

【0059】また、半導体基板及び高濃度不純物エピタキシャル層の一部のエッチング除去を、半導体基板の裏面から半導体基板及び高濃度不純物エピタキシャル層の一部をメカニカルエッチングした後、露出した高濃度不純物エピタキシャル層表面をケミカルエッチングすることにより行うため、アキュムレーション層となる高濃度不純物エピタキシャル層の残存する厚さを高精度にコントロールすることができ、しかもエッチング面の荒れや曇り等が生ずることもなくなる。

【0060】これにより、半導体装置の製造プロセスにおける品質及び歩留まりの向上を実現し、この半導体装置を用いた例えば撮像デバイスの品質及び特性の向上を実現することができる。

【図面の簡単な説明】

【図1】本発明の実施例に係る裏面入射型CCDの製造方法を示す工程図（その1）である。

【図2】本発明の実施例に係る裏面入射型CCDの製造方法を示す工程図（その2）である。

【図3】裏面入射型CCDの要部の断面図である。

【図4】従来の裏面入射型CCDの製造方法を示す工程図（その1）である。

【図5】従来の裏面入射型CCDの製造方法を示す工程

図(その2)である。す図である。

【図6】裏面照射型CCDの断面のポテンシャルプロファイルを示す図である。

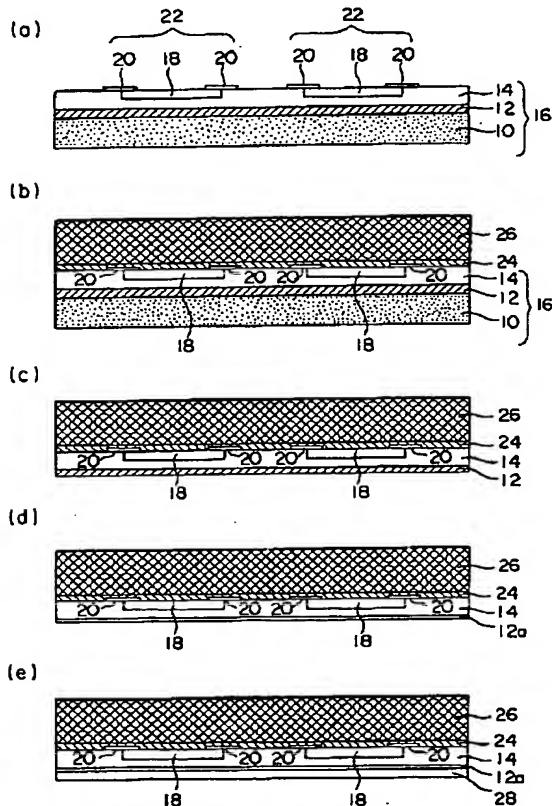
【図7】P/P⁺ エピタキシャルウエハのバルク中及びエピタキシャル層/バルク界面における結晶欠陥を表す模式図である。

【図8】巻き状に現れる微小欠陥であるスワールを表す模式図である。

【符号の説明】

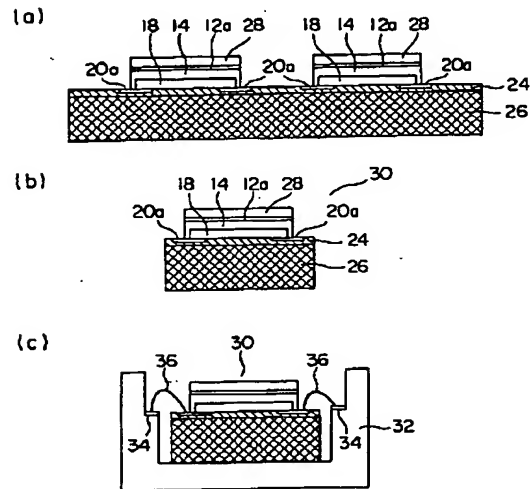
10…P⁺ 型シリコン基板、12…P⁺ 型シリコン層、12a…P⁺ 型アキュムレーション層、14…P型シリコン層、16…PP⁺/P⁺ ダブル・エピタキシャルウエハ、18…電荷転送領域、20…アルミニウム配線層、22a…ボンディングパッド、22…電荷転送素子、24…接着剤、26…ホルダ、28…シリコン酸化

【図1】

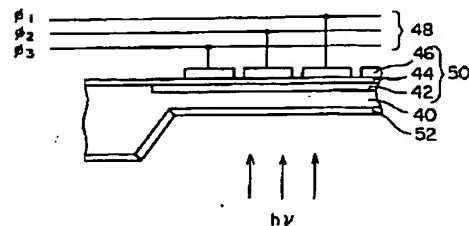


膜、30…チップ、32…セラミックパッケージ、34…ボンディングパッド、36…ワイヤ、40…P型シリコンウエハ、42…電荷転送領域、44…ゲート酸化膜、46…ポリシリコン転送電極、48…クロックパルス電極群、50…電荷転送素子、52…シリコン酸化膜、60…P⁺ 型シリコン基板、62…P型シリコン層、64…P/P⁺ エピタキシャルウエハ、66…電荷転送領域、68…アルミニウム配線層、68a…ボンディングパッド、70…電荷転送素子、72…接着剤、74…ホルダ、76…シリコン酸化膜、78…チップ、80…セラミックパッケージ、82…ボンディングパッド、84…ワイヤ、86…ゲート酸化膜、88…ポリシリコン転送電極、90…ポテンシャル井戸、92…結晶欠陥、94…スワール、96…界面欠陥。

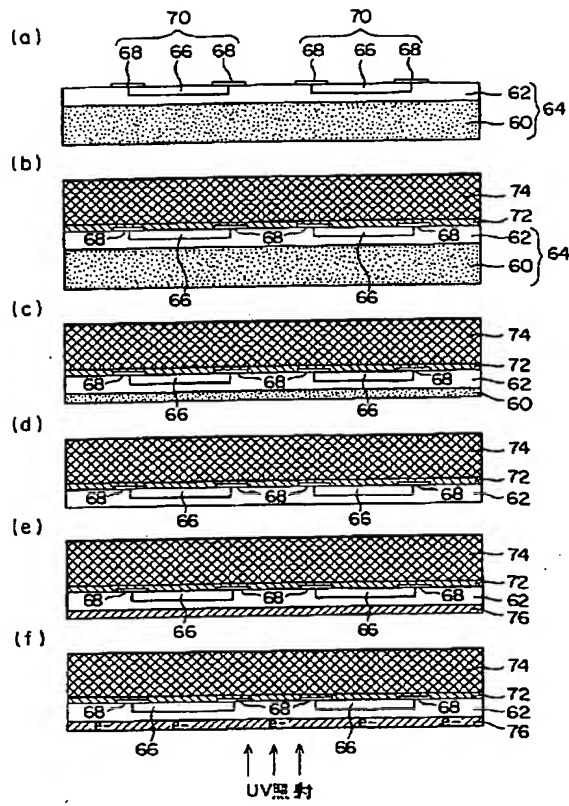
【図2】



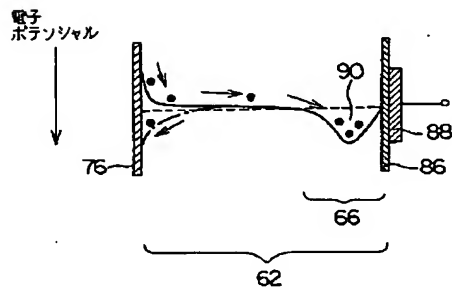
【図3】



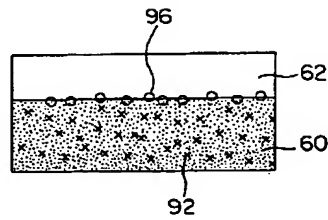
【図4】



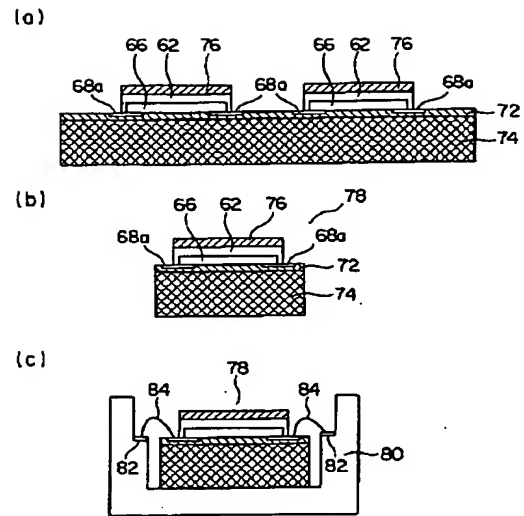
【図6】



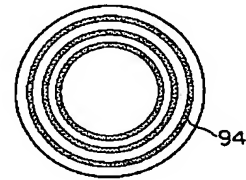
【図7】



【図5】



【図8】



This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox**